

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-232411

(43)Date of publication of application : 02.09.1998

(51)Int. Cl.

G02F 1/136  
G02F 1/1335  
G02F 1/1343

(21)Application number : 09-035799

(71)Applicant : NEC CORP

(22)Date of filing : 20.02.1997

(72)Inventor : ICHIKAWA YOSHIHARU

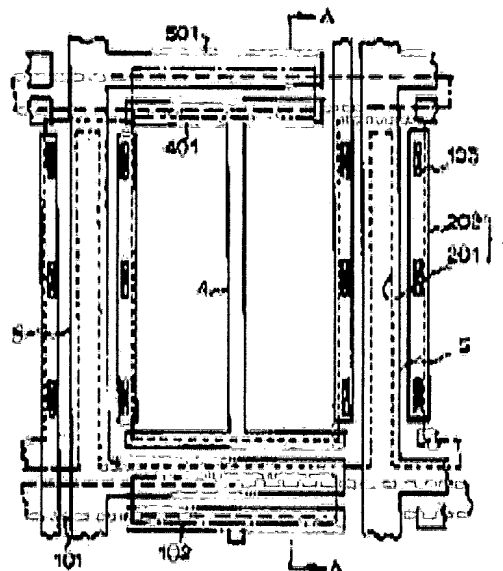
## (54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE

### (57)Abstract:

PROBLEM TO BE SOLVED: To provide a horizontal electric field system liquid crystal display device with a wide view angle, a high numerical aperture and high contrast by making a common electrode a double layer.

SOLUTION: An active matrix substrate is constituted of a thin film transistor formed on a transparent insulation substrate, a scan signal electrode 101 connected to the gate electrode of this thin film transistor, a video signal electrode 5 connected to the drain electrode 501 of the thin film transistor, a liquid crystal drive electrode 4 connected to the source electrode 401 of the thin film transistor and a common electrode 2 opposing to this liquid crystal drive electrode 4 on the insulation substrate.

This common electrode 2 is constituted of two layers, and an upper layer common electrode 202 is formed on the same layer as the liquid crystal drive electrode 4, and a lower layer common electrode 201 is constituted as a light shield layer respectively covering a gap between the upper layer common electrode 202 and the video signal electrode 5, and the gap between the drain electrode 501 and the liquid crystal drive electrode 4. Further, the upper layer common electrode 202 strides across the scan signal electrode 101, and makes electrically connect adjacent lower layer common electrodes 201 each other, and the common electrode 2 is made low resistance.



### LEGAL STATUS

[Date of request for examination] 20.02.1997

[Date of sending the examiner's decision  
of rejection]

[Kind of final disposal of application  
other than the examiner's decision of  
rejection or application converted  
registration]

[Date of final disposal for application]

[Patent number] 2904173

[Date of registration] 26.03.1999

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998, 2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-232411

(43) 公開日 平成10年(1998) 9月2日

(51) Int.Cl.<sup>6</sup>G 0 2 F 1/136  
1/1335  
1/1343

識別記号

5 0 0  
5 0 0

F I

G 0 2 F 1/136 5 0 0  
1/1335 5 0 0  
1/1343

審査請求 有 請求項の数 4 O L (全 7 頁)

(21) 出願番号 特願平9-35799

(22) 出願日 平成9年(1997) 2月20日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 市川 祥治

東京都港区芝五丁目7番1号 日本電気株式会社内

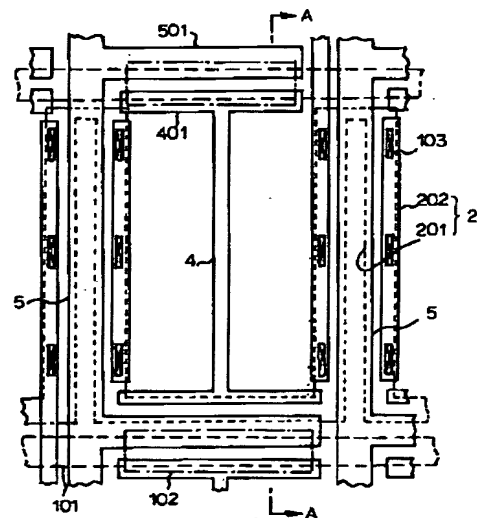
(74) 代理人 弁理士 鈴木 章夫

(54) 【発明の名称】 アクティブマトリクス型液晶表示装置

(57) 【要約】

【課題】 横電界方式の液晶表示装置では、視野角を広くすることができる一方、開口率が低く、高コントラストを得ることが難しい。

【解決手段】 透明な絶縁基板上に形成した薄膜トランジスタと、この薄膜トランジスタのゲート電極と接続する走査信号電極101と、薄膜トランジスタのドレイン電極501と接続する映像信号電極5と、薄膜トランジスタのソース電極401と接続する液晶駆動電極4と、この液晶駆動電極4と前記絶縁基板上で対向する共通電極2とでアクティブマトリクス基板が構成されており、この共通電極2を二層で構成し、上層の共通電極202を液晶駆動電極4と同層に形成し、下層の共通電極201を上層の共通電極202と映像信号電極5との隙間、およびドレイン電極501と液晶駆動電極4との隙間をそれぞれ覆う遮光層として構成する。また、上層の共通電極202は走査信号電極101を跨いでおり、隣接する下層の共通電極201を相互に電気接続させ、共通電極2の低抵抗化を図る。



2 : 共通電極  
4 : 液晶駆動電極  
5 : 映像信号電極  
101 : 走査信号電極 (ゲート電極)  
103 : コンタクトホール  
201 : 下層の共通電極  
202 : 上層の共通電極  
401 : ソース電極  
501 : ドレイン電極

## 【特許請求の範囲】

【請求項 1】 透明な絶縁基板上に形成した薄膜トランジスタと、前記薄膜トランジスタのゲート電極と接続する走査信号電極と、前記薄膜トランジスタのドレイン電極と接続する映像信号電極と、前記薄膜トランジスタのソース電極と接続する液晶駆動電極と、前記液晶駆動電極と前記絶縁基板上で対向する共通電極とからなるアクティブマトリクス基板を用いたアクティブマトリクス型液晶表示装置において、前記共通電極を上下の二層に構成し、その上層の共通電極を前記液晶駆動電極と同層に形成し、その下層の共通電極を前記上層の共通電極と前記映像信号電極との隙間、および前記ドレイン電極と前記液晶駆動電極との隙間をそれぞれ覆う遮光層として構成することを特徴とするアクティブマトリクス型液晶表示装置。

【請求項 2】 前記上層の共通電極が前記走査信号電極を跨いで形成されており、前記走査信号電極に対して隣同士の前記下層の共通電極が電気的に接続していることを特徴とする請求項 1 のアクティブマトリクス型液晶表示装置。

【請求項 3】 走査信号電極に対し、下層の共通電極は同層に形成される請求項 2 のアクティブマトリクス型液晶表示装置。

【請求項 4】 走査信号電極に対し、上層の共通電極はそれよりも下層に形成される請求項 2 のアクティブマトリクス型液晶表示装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は液晶表示装置に関し、特に広視野角、高コントラスト、高開口率のアクティブマトリクス型液晶表示装置に関する。

【0002】

【従来の技術】 アクティブマトリクス型液晶表示装置は、液晶層を駆動する電極として 2 枚の透明絶縁基板上に対向して形成した透明電極を用い液晶に印加する電界の方向を透明絶縁基板にほぼ垂直な方向とすることで動作を行うツイストネマチック (TN) 表示方式を用いていた。しかしながらこのモードでは液晶分子が斜めに立ち上がるため見る角度によって光学特性が異なり、視野角が狭いという問題がある。一方、大型モニター等に用いる液晶表示装置では広視野角化の要求が強く、液晶に印加する電界の方向を透明絶縁基板にほぼ並行とする横電界方式が用いられるようになってきた。この動作モードでは液晶分子を透明絶縁基板に対して平行に回転させるため見る角度による光学特性の変化が少なく広視野角を実現できる。横電界方式の液晶表示装置として特開平 7-36058 号公報に記載の液晶表示装置が知られている。

【0003】 図 8 は横電界方式の液晶表示装置の模式的な断面図である。アクティブマトリクス基板 15 と対向

基板 15 とがギャップ材 8 で所要の間隙で一体化され、この間隙内に液晶 7 が充填される。アクティブマトリクス基板 15 は、透明な絶縁基板 1 の内面に共通電極 2、ゲート絶縁膜 3、液晶駆動電極 4、映像信号電極 5、および配向膜 6 が形成され、かつ外面に偏光板 12 が形成される。また、対向基板 15 は、透明な絶縁基板 11 の内面に遮光膜 14、着色層 10、および配向膜 9 が形成され、外面に偏光板 13 が形成される。

【0004】 ところで、このような横電界方式の液晶表示装置では、共通電極 2 と液晶駆動電極 4 との間隔が重要であるため、共通電極 2 と液晶駆動電極 4 とを同時に形成することが特開平 7-36058 号公報に記載されている。図 9 および図 10 はその技術を説明するためのアクティブマトリクス基板の平面図と C-C 線に沿う断面図である。この技術では、共通電極 2 として、下層の共通電極 201 と上層の共通電極 202 で構成しており、絶縁基板 1 上に薄膜トランジスタのゲート電極を兼ねる走査信号電極 101 と下層の共通電極 201 を同時に形成した後、ゲート絶縁膜 3、半導体膜 102 を形成し、半導体膜 102 を所望のパターンに加工する。さらに薄膜トランジスタのドレイン電極 501 を兼ねる映像信号電極 5 および薄膜トランジスタのソース電極 401 を兼ねる液晶駆動電極 4 と共に上層の共通電極 202 を形成している。

【0005】 この従来技術では、共通電極を 2 層化することで、電界シールド効果を得ることができ、これにより液晶の配向を乱す寄生電界をシールドすることにより、遮光層によって液晶配向が乱される部分を覆う必要がなくなり、その分遮光膜の面積を低減し、開口率を向上することが可能となる。

【0006】

【発明が解決しようとする課題】 しかしながら、この従来技術では、遮光膜の面積を低減できるものの、アクティブマトリクス基板上に遮光性の液晶駆動電極や共通電界を設けている上に、対向基板にも遮光膜を設けないと最低限必要とされる遮光を行なうことはできないため、その開口率の向上には自ずから限界がある。また、横電界方式は TN 方式の液晶表示装置に比べてクロストークやスモア等が発生し易く、コントラストが低いという問題もある。その理由は、TN 方式に比べ共通電極の抵抗が高く映像信号電極や走査信号電極による非選択画素への雑音を十分に防げないためである。

【0007】 本発明の目的は前記の課題を解決し、高開口率でコントラストの高い横電界方式の液晶表示装置を得ることにある。

【0008】

【課題を解決するための手段】 本発明は、透明な絶縁基板上に形成した薄膜トランジスタと、前記薄膜トランジスタのゲート電極と接続する走査信号電極と、前記薄膜トランジスタのドレイン電極と接続する映像信号電極

と、前記薄膜トランジスタのソース電極と接続する液晶駆動電極と、前記液晶駆動電極と前記絶縁基板上で対向する共通電極とからなるアクティブマトリクス基板を用いる液晶表示装置において、共通電極を上下の二層に構成し、その上層の共通電極を前記液晶駆動電極と同層に形成し、その下層の共通電極を前記上層の共通電極と前記映像信号電極との隙間、および前記ドレイン電極と前記液晶駆動電極との隙間をそれぞれ覆う遮光層として構成する。また、上層の共通電極が走査信号電極を跨いで形成されており、走査信号電極に対し隣同士の下層の共通電極が電気的に接続していることを特徴とする。

【0009】

【発明の実施の形態】次に、本発明の実施形態を図面を参照して説明する。図1は本発明の液晶表示装置の全体構造を示す断面図であり、同図に示すように、この液晶表示装置は横電界方式の表示装置であり、アクティブマトリクス基板16と対向基板15とがギャップ材8により所要の間隙で対向かつ一体化され、これらの間隙内に液晶が充填されている。前記アクティブマトリクス基板16は、透明な絶縁基板1の内面に詳細を後述する各種電極やゲート絶縁膜3及び配向膜6が形成され、外面に偏光板12が形成される。また、前記対向基板15は透明な絶縁基板11の内面にフィルタとしての着色層10と配向膜9が形成され、外面に偏光板13が形成されている。

【0010】図2は前記アクティブマトリクス基板の平面図、図3は図2のAA線に沿う断面図である。前記絶縁基板1の内面上にはゲート電極を兼ねる走査信号電極101と共通電極2のうちの下層の共通電極201が同一導電層で所要パターンに形成される。これらの電極上にはゲート絶縁膜3と半導体層102が形成され、特に前記半導体層102は所要の形状にパターンニングされる。前記下層共通電極201上のゲート絶縁膜3にはコンタクトホール103が形成されており、ゲート絶縁膜3の上層に所要パターンで形成された前記共通電極2のうちの上層の共通電極202、ドレイン電極501を兼ねる映像信号電極5、ソース電極401を兼ねる液晶駆動電極4が同一導電層で形成される。ここで、図4に模式的に示すように、前記した各電極の平面レイアウト及びその結線として、前記下層の共通電極201は映像信号電極5と上層の共通電極202の隙間を埋めるように配置され、かつドレイン電極501と液晶駆動電極4との隙間を埋めるように配置されて走査信号電極101と液晶駆動電極4の隙間を埋めるように形成される。また、上層の共通電極202は走査信号電極101を跨いで隣りの下層の共通電極201上にコンタクトホール103を通して電気的に接続されている。

【0011】次に、このように構成された液晶表示装置の動作を説明する。走査信号電極101にオン信号が入力され映像信号電極5に映像信号が入力されると、半導

体層102を通してドレイン電極501からソース電極401を通して液晶駆動電極4に電気が流れる。下層及び上層の各共通電極201、202は少なくとも1フレーム間は一定の直流電圧を印加してあるため、液晶駆動電極4と上下の共通電極201、202間の電位差によって液晶がオンする。例えば、1フレームが1/60秒で駆動され走査信号電極が480本の場合には映像信号は34.7マイクロ秒の高周波信号となる。ここで、前記したように、液晶駆動電極4が上下共通電極201、202の内側に配置されているため、前記した高周波信号は上下共通電極201、202に雑音として悪影響を与える。この雑音の影響は上下共通電極201、202と映像信号電極5との間に形成される容量(C)と共通電極の抵抗(R)の積により変化し、小さいほど影響が少ない。

【0012】しかしながら、この実施形態の表示装置では、上層の共通電極202を走査信号電極101を跨いで隣りの下層の共通電極201と電気的に接続しているため、隣接する下層の共通電極201は互いに並列接続されることになり、上下の共通電極201、202における抵抗を1/100以下と十分に小さくできる。したがって、下層の共通電極201と映像信号電極5とを一部オーバーラップしても高周波映像信号の影響を受けることはほとんどない。また、走査信号電極101と液晶駆動電極401間も映像信号電極5の一部であるドレイン電極501を介して下層の共通電極201により隙間を埋めるように配置して遮光層を形成しており、対向基板15に遮光膜を形成しなくても十分な遮光が行える。この結果、クロストークやスミア等の高周波映像信号の影響を受けにくくなり、開口率が高くかつコントラストの高い液晶表示装置が得られる。

【0013】図5は本発明の第2の実施形態のアクティブマトリクス基板の平面図、図6はそのBB線に沿う断面図である。この実施形態では、絶縁基板1に下層の共通電極201が形成され、その上に層間絶縁膜104が形成される。この層間絶縁膜104にコンタクトホールを開口し、この上にドレイン電極501を兼ねる映像信号電極5、ソース電極401を兼ねる液晶駆動電極4、及び上層の共通電極202が形成される。さらに、所要の領域に半導体膜102が形成され、その上にゲート電極を含む走査信号電極101が形成されている。この構成においても、下層の共通電極201は映像信号電極5と上層の共通電極202の隙間を埋めるように配置され、かつドレイン電極501と液晶駆動電極4との隙間を埋めるように配置されて走査信号電極101と液晶駆動電極4の隙間を埋めるように形成される。また、上層の共通電極202は走査信号電極101をその下層側で跨いで隣りの下層の共通電極201上にコンタクトホール103を通して電気的に接続されている。

【0014】したがって、この第2の実施形態において

も、上層の共通電極202を走査信号電極101を跨いで隣りの下層の共通電極201と電気的に接続しているため、上下の共通電極201、202の抵抗を十分に小さくでき、下層の共通電極201と映像信号電極5とを一部オーバーラップしても高周波映像信号の影響を受けることはほとんどない。また、走査信号電極101と液晶駆動電極401間も映像信号電極5の一部であるドレイン電極501を介して下層の共通電極201により隙間を埋めるように配置して遮光層を形成している。これにより、対向基板15に遮光膜を形成しなくても十分な遮光が行えるとともに、クロストークやスミア等の高周波映像信号の影響を受けにくいため、開口率が高くかつコントラストの高い液晶表示装置が得られる。

#### 【0015】

【実施例】次に、本発明の実施例について前記した第1の実施形態に準じて説明する。図1～3を参照すると、本実施例のアクティブマトリクス基板は、厚さ0.7mmのガラス基板1上に、クロム膜をスパッタ法により1500Å形成し、フォトリソ法によりパターンを形成し、ドライエッチング法により不要部分をエッチング除去し、ゲート電極を含む走査信号電極101と下層の共通電極201を同時に形成した。次にゲート絶縁膜3として窒化シリコン膜を4000Å、半導体層102としてアモルファスシリコン3000Å、 $n^+$ アモルファスシリコン300ÅをプラズマCVD法により連続形成し、フォトリソ法によりパターン形成し、 $n^+$ アモルファスシリコン、アモルファスシリコンをドライエッチング法により不要部分をエッチング除去し、半導体層102を島状に形成する。

【0016】次にフォトリソ法によりゲート絶縁膜3にコンタクトホール103のパターンを形成し、ドライエッチング法により窒化シリコン膜を除去する。このとき走査信号電極101と下層の共通電極201の端子部分のゲート絶縁膜も除去するため製造工程数としては従来のものと変わらない。次にクロム膜をスパッタ法により1500Å形成し、フォトリソ法によりパターンを形成し、ドライエッチング法により不要部分をエッチング除去し、ドレイン電極501を兼ねる映像信号電極5、ソース電極401を兼ねる液晶駆動電極4及び上層の共通電極202を形成する。このときドライエッチング条件をクロム膜エッチング完了後に切り替え $n^+$ アモルファスシリコンを除去する。以上のようにして形成したアクティブマトリクス基板16に配向膜6としてポリイミド膜500Å形成ラビング処理を行った。

【0017】一方、絶縁基板11上に赤色、緑色、青色の三原色の着色層10を順次形成して対向基板15とした後、配向膜9としてポリイミド膜500Åを形成しラビング処理を施す。アクティブマトリクス基板16と対向基板15を直径5μmの球形のギャップ材8を散布したあと重ね合わせ周囲を液晶注入口を除きシール剤でお

おい、その後液晶を注入し注入口を封止する。さらに偏光板12、13をアクティブマトリクス基板16と対向基板15に貼り、図1に示す液晶表示装置を作成した。走査信号電極数は768本、映像信号電極数は1024×3本、画素ピッチは300μmの15型XGA用液晶表示装置で、上層の共通電極202は走査信号電極を跨いで隣りの下層の共通電極201と電気的に接続しており、1本の下層の共通電極201の抵抗は約20KΩであるが共通電極全体としては約50Ωと低抵抗にできた。なお、上層の共通電極202の接続を映像信号電極5に対して1本おきにしたのはパターン形成をしやすいするため、特にこの形に限定するものではない。

【0018】この実施例の構成によれば、映像信号電極5の配線幅は8μm、上層の共通電極202の線幅は4μm、映像信号電極5と上層の共通電極202との間の距離は4μm、下層の共通電極201は映像信号電極と2μmの精度で重ね合わせている。映像信号電極5のピッチは100μmで（赤、緑、青の3色を用いるため画素ピッチは300μmとなる）で開口率は63～65%となった。共通電極2の抵抗は全体として約50Ωとなるため、映像信号電極5と共通電極間の容量は従来よりも50倍程度増加したが抵抗が約1/400に低下できたためクロストークやスミア等高周波映像信号の影響により発生する表示不良の発生がなく高開口率を実現できた。図7に従来の液晶表示装置と本発明の液晶表示装置の画素ピッチに対する開口率を示す。従来の横電界方式の液晶表示装置では300μmの画素ピッチでは開口率が40%程度にしかできないが、この実施例の液晶表示装置では横電界方式にもかかわらずTN方式と同等以上の開口率を得ることができた。

【0019】次に、本発明の第2の実施例を説明する。図5、図6を参照すると、本発明の第2の実施例のアクティブマトリクス基板は、厚さ0.7mmのガラス基板1上に、クロム膜をスパッタ法により1500Å形成し、フォトリソ法によりパターンを形成し、ドライエッチング法により不要部分をエッチング除去し下層共通電極201を形成する。また、スパッタ法により酸化シリコン膜104を形成した後、フォトリソ法によりコンタクトホールのパターンを形成しドライエッチング法により下層の共通電極201上の酸化シリコン膜104を除去する。このとき下層の共通電極201の端子部上の酸化シリコン膜104も除去しておく。

【0020】次に、クロム膜をスパッタ法により1500Å形成し、さらにプラズマCVD法により $n^+$ アモルファスシリコンを形成したあとフォトリソ法によりパターンを形成し、ドライエッチング法により不要部分のクロム、 $n^+$ アモルファスシリコンをエッチング除去し、ドレイン電極501を兼ねる映像信号電極5、ソース電極401を兼ねる液晶駆動電極4、及び上層の共通電極202を形成する。さらに、プラズマCVD法によ

リアモルファスシリコンを1000Å、窒化シリコン膜3を4000Å形成し、続いてスパッタ法によりクロム膜を2000Å形成したあと、フォトリソ法によりパターンを形成し、ゲート電極を含む走査信号電極101を形成しアクティブマトリクス基板を形成した。このアクティブマトリクス基板16を用い第1実施例と同様に液晶表示装置に組み立てる。

【0021】この第2実施例においても、第1実施例と同様の作用効果を得ることができる。なお、前記各実施例では電極材料としてクロムを用いたがクロムよりも比抵抗が低い金属材料なら何を用いても同様の効果が期待できるのは言うまでもない。

【0022】

【発明の効果】以上説明したように本発明は、共通電極を二層で構成し、特に下層の共通電極を上層の共通電極と映像信号電極との隙間、およびドレイン電極と液晶駆動電極との隙間をそれぞれ覆う遮光層として構成しているので、横電界方式液晶表示装置でもTN方式液晶表示と同等以上の開口率が得られるという効果が得られる。また、上層の共通電極が走査信号電極を跨いで形成されており、かつ走査信号電極に対して隣同士の下層の共通電極が電気的に接続していることにより、共通電極の抵抗を従来の1/100以下にでき、高周波映像信号による雑音を共通電極で遮蔽してクロストークやスミア等の発生がなく実質的なコントラストをTN方式液晶表示の最大値と同程度にできるという効果がある。

【図面の簡単な説明】

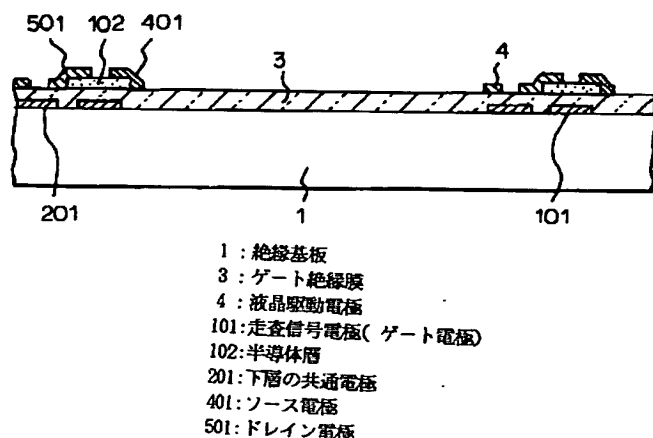
【図1】本発明が適用される液晶表示装置の全体構成を示す断面図である。

【図2】本発明の第1の実施形態におけるアクティブマトリクス基板の平面図である。

【図3】図2のAA線に沿う断面図である。

【図4】第1の実施形態における各電極の平面レイアウト

【図3】



トとその結線状態を模式的に示す図である。

【図5】本発明の第2の実施形態のアクティブマトリクス基板の平面図である。

【図6】図5のBB線に沿う断面図である。

【図7】本発明の効果を説明するための図である。

【図8】従来の横電界方式の液晶表示装置の一例の断面図である。

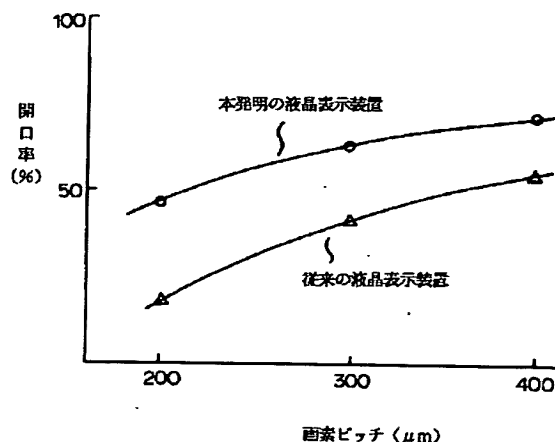
【図9】開口率の向上を図った従来の液晶表示装置のアクティブマトリクス基板の一例の平面図である。

【図10】図9のCC線に沿う断面図である。

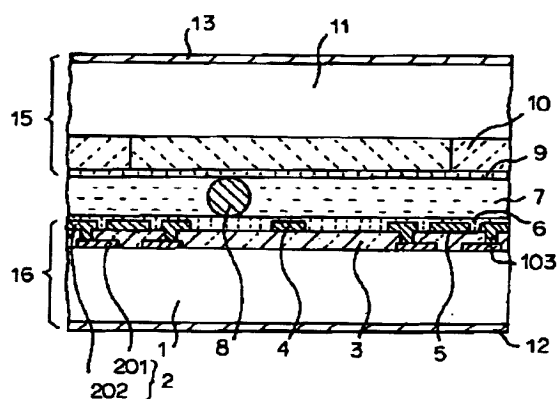
【符号の説明】

- 1 絶縁基板
- 2 共通電極
- 3 ゲート絶縁膜
- 4 液晶駆動電極
- 5 映像信号電極
- 6 配向膜
- 7 液晶
- 8 ギャップ材
- 9 配向膜
- 10 着色層
- 11 絶縁基板
- 12, 13 偏光板
- 15 対向基板
- 16 アクティブマトリクス基板
- 101 走査信号電極 (ゲート電極)
- 102 半導体膜
- 103 コンタクトホール
- 201 下層の共通電極
- 202 上層の共通電極
- 401 ソース電極
- 501 ドレイン電極

【図7】

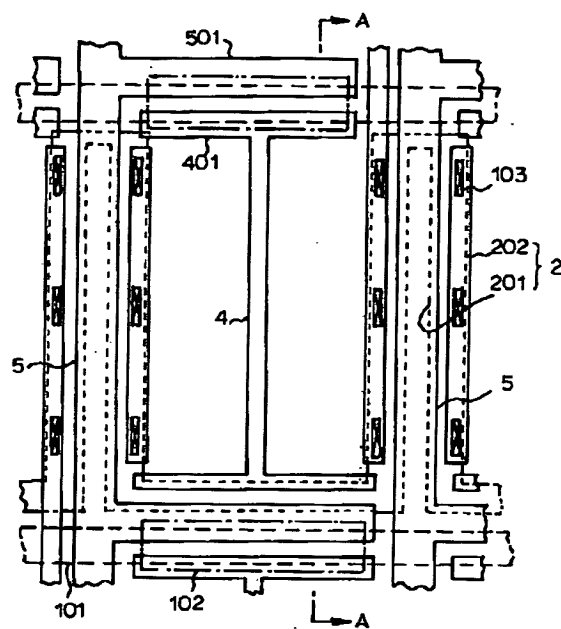


【図1】



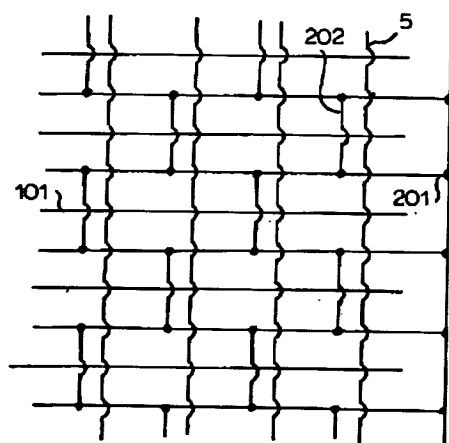
- 1 : 絶縁基板  
2 : 共通電極  
3 : ゲート絶縁膜  
4 : 液晶駆動電極  
5 : 映像信号電極  
6, 9 : 配向膜  
7 : 液晶  
103 : コンタクトホール  
201 : 下層の共通電極  
202 : 上層の共通電極
- 8 : ギャップ材  
10 : 着色層  
11 : 絶縁基板  
12, 13 : 偏光板  
15 : 対向基板  
16 : アクティブマトリクス基板

【図2】



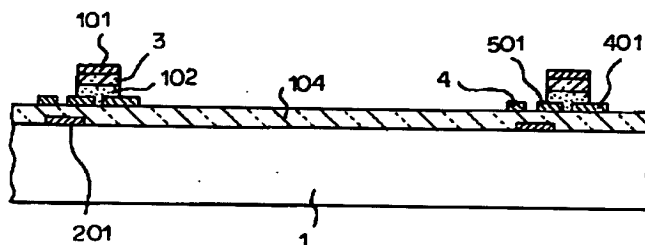
- 2 : 共通電極  
4 : 液晶駆動電極  
5 : 映像信号電極  
101 : 走査信号電極(ゲート電極)  
103 : コンタクトホール  
201 : 下層の共通電極  
202 : 上層の共通電極  
401 : ソース電極  
501 : ドレイン電極

【図4】



- 5 : 映像信号電極  
101 : 走査信号電極  
201 : 下層の共通電極  
202 : 上層の共通電極

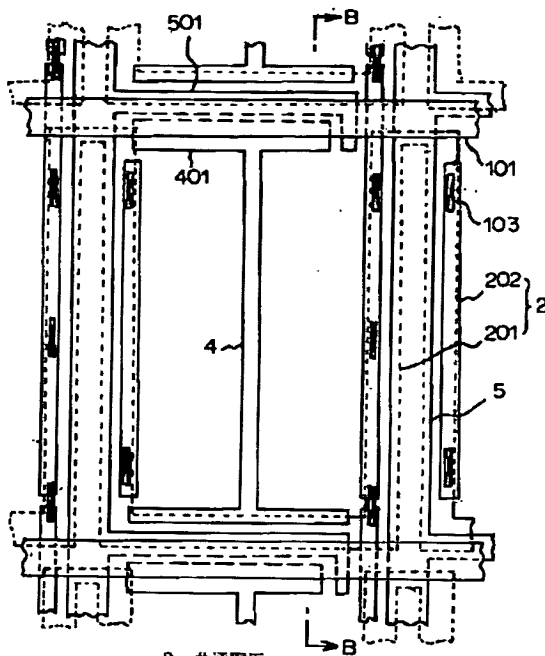
【図6】



- 1 : 絶縁基板  
4 : 液晶駆動電極  
101 : 走査信号電極(ゲート電極)  
102 : 半導体層  
104 : 層間絶縁膜  
201 : 下層の共通電極  
401 : ソース電極  
501 : ドレイン電極

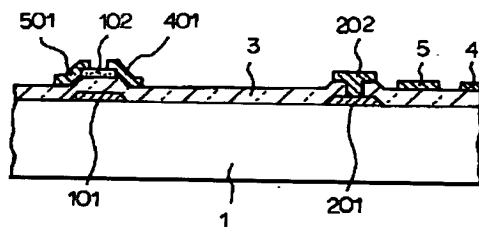


【図5】



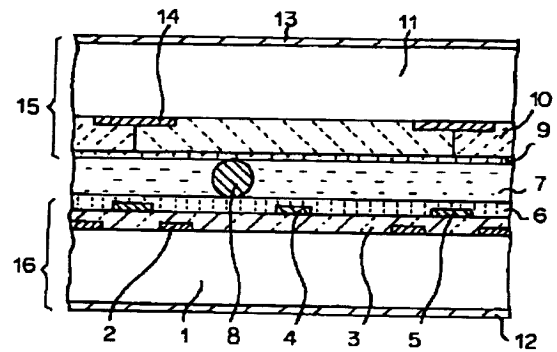
- 2 : 共通電極  
4 : 液晶駆動電極  
5 : 映像信号電極  
101 : 走査信号電極(ゲート電極)  
103 : コンタクトホール  
201 : 下層の共通電極  
202 : 上層の共通電極  
401 : ソース電極  
501 : ドレイン電極

【図10】



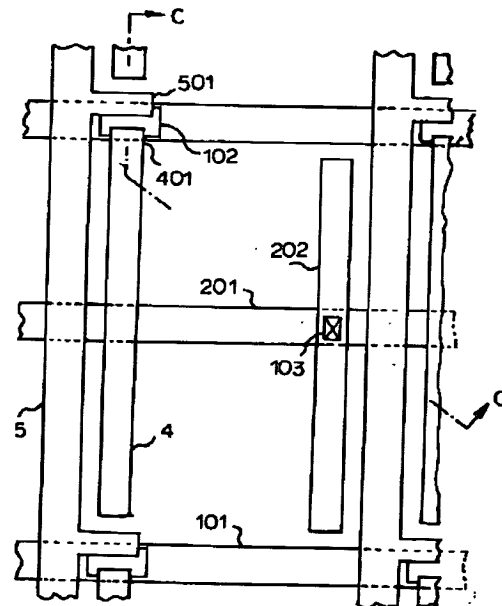
- 1 : 絶縁基板  
3 : ゲート絶縁膜  
4 : 液晶駆動電極  
5 : 映像信号電極  
101 : 走査信号電極(ゲート電極)  
102 : 半導体層  
201 : 下層の共通電極  
202 : 上層の共通電極  
401 : ソース電極  
501 : ドレイン電極

【図8】



- |            |                   |
|------------|-------------------|
| 1 : 絶縁基板   | 8 : ギャップ材         |
| 2 : 共通電極   | 10 : 着色層          |
| 3 : ゲート絶縁膜 | 11 : 絶縁基板         |
| 4 : 液晶駆動電極 | 12, 13 : 偏光板      |
| 5 : 映像信号電極 | 15 : 対向基板         |
| 6, 9 : 配向膜 | 16 : アクティブマトリクス基板 |
| 7 : 液晶     |                   |

【図9】



- 4 : 液晶駆動電極  
5 : 映像信号電極  
101 : 走査信号電極  
102 : 半導体層  
103 : コンタクトホール  
201 : 下層の共通電極  
202 : 上層の共通電極  
401 : ソース電極  
501 : ドレイン電極